

(19) BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

(12) Offenlegungsschrift  
(11) DE 3932277 A1

(21) Aktenzeichen: P 39 32 277.7  
(22) Anmeldetag: 27. 9. 89  
(23) Offenlegungstag: 5. 4. 90

(51) Int. Cl. 5:  
H01L 29/267

H 01 L 21/20  
H 01 L 23/36  
H 01 L 29/78  
H 01 L 31/04  
H 01 S 3/19

DE 3932277 A1

(30) Unionspriorität: (32) (33) (31)

30.09.88 JP P 63-247608

(71) Anmelder:

Mitsubishi Denki K.K., Tokio/Tokyo, JP

(74) Vertreter:

ter Meer, N., Dipl.-Chem. Dr.rer.nat.; Müller, F.,  
Dipl.-Ing., 8000 München; Steinmeister, H.,  
Dipl.-Ing.; Wiebusch, M., Pat.-Anwälte, 4800  
Bielefeld

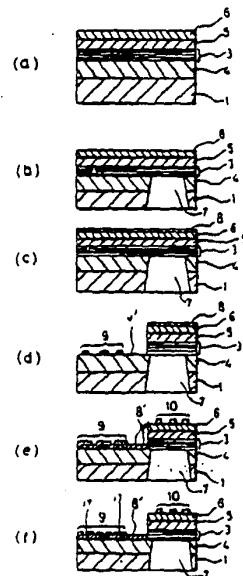
(72) Erfinder:

Sonoda, Takuji; Hayashi, Kazuo; Itami, Hyogo, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Halbleitereinrichtung und Verfahren zu ihrer Herstellung

Die Halbleiterstruktur enthält zwei unterschiedliche Halbleitermaterialien (1, 4 bzw. 5, 6), zwischen denen ein Übergitter (3) angeordnet ist. Das Übergitter (3) wird zunächst auf einem Halbleitersubstrat (1, 4), beispielsweise Silizium, erzeugt. Sodann wird auf dem Übergitter (3) ein zweiter Halbleiter (5, 6) aufgebracht, z. B. GaAs. Ein Teil (7) oder Teile des Halbleitersubstrats (1, 4) werden entfernt, um einen Bereich des Übergitters (3) freizulegen. Auf dem zweiten Halbleiter (5, 6) wird sodann wenigstens eine Halbleiterstruktur (10) erzeugt, und zwar oberhalb des freigelegten Bereichs (7). Es kann auch ein Bereich (4') des zweiten Halbleiters (5, 6) und des darunter liegenden Übergitters (3) entfernt werden, um das Halbleitersubstrat (1, 4) freizulegen, auf dem dann eine Halbleiterstruktur (9) ausgebildet werden kann. Das freigelegte Übergitter (3) und das freigelegte Halbleitersubstrat (1, 4) können mit einer strukturverstärkenden und wärmeleitenden Schicht (11) bedeckt sein. Das freigelegte Übergitter (3) kann ferner eine weitere Schicht (5', 6') aus dem zweiten Halbleitermaterial tragen, um darauf wenigstens eine weitere Halbleiterstruktur auszubilden.



DE 3932277 A1

## Beschreibung

Die Erfindung bezieht sich auf Halbleitereinrichtungen gemäß den Oberbegriffen der nebengeordneten Patentansprüche 1 und 12, insbesondere auf solche mit zwei kristallischen Halbleitypen, die unterschiedliche Gitterkonstanten aufweisen, sowie auf ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 17 zur Herstellung derartiger Halbleitereinrichtungen.

Elektronische und opto-elektronische Halbleiterbauelemente und -schaltungseinheiten auf der Basis von GaAs weisen bedeutende Vorteile gegenüber solchen aus Silicium (Si) auf, und zwar vor allem wegen der bei GaAs möglichen Schaltgeschwindigkeit und aufgrund der optischen Eigenschaften des GaAs. Den Betriebsvorteilen von GaAs-Halbleitereinrichtungen gegenüber solchen auf der Basis von Silicium steht jedoch entgegen, daß Si eine sehr viel bessere thermische Leitfähigkeit sowie eine größere mechanische Festigkeit aufweist, größere Substratflächen ermöglicht und mit relativ einfacher Technologie herstellbar ist.

Es wurde daher bereits vorgeschlagen, GaAs auf heteroepitaktischem Wege auf Si-Substrate aufzubringen, um die Vorteile von GaAs-Halbleitereinrichtungen zu erhalten, falls dies gewünscht wird, und zwar bei gleichzeitiger Ausnutzung der Vorteile des Festkörper-Si-Substrats. Das GaAs kann auf dem Si-Substrat beispielsweise mit Hilfe der Molekularstrahlepitaxie (MBE) oder mit Hilfe des metallorganischen Chemical-Vapor-Depositions-Verfahrens (MOCVD-Verfahren) gebildet werden.

Kombinationen von Si und GaAs wurden hergestellt, die jedoch verschiedene Nachteile aufwiesen. Beispielsweise gibt es eine große Fehlanpassung im Hinblick auf die thermische Expansion zwischen dem thermisch hochleitenden Silicium Si und dem viel weniger thermisch leitenden GaAs. Darüber hinaus sind die Gitter um ca. 4% fehlangepaßt, was zu einer großen Dichte von Fehlanpassungsstellen und anderen Defekten in der auf dem Si-Substrat aufgewachsenen GaAs-Schicht führt. Diese Strukturen weisen typischerweise eine hohe Anzahl von Defekten auf, und zwar bis herauf zu  $10^8 \text{ cm}^{-2}$ . Diese Defekte reichen bis in die GaAs-Schichten hinein.

Es wurden verschiedene Anstrengungen unternommen, um die genannten Defekte zu reduzieren. Lassen sie sich beispielsweise in der Nähe der Grenzfläche zwischen den GaAs- und Si-Schichten lokalisieren, so wirken sie sich nicht so stark aus.

In Übereinstimmung mit dem Stand der Technik wird z. B. zwischen einer GaAs- und einer Si-Schicht eine Schicht aus einem Übergitter (superlattice) angeordnet, um Spannungen abzubauen und um zu verhindern, daß Defekte in die GaAs-Schicht hineinwandern. Hierdurch lassen sich die Defekte auf eine Größenordnung von etwa  $10^6 \text{ cm}^{-2}$  reduzieren, jedoch wird es gewünscht, lediglich Defekte in Höhe von etwa  $10^4 \text{ cm}^{-2}$  zu erhalten. Diesen Wert findet man auch im GaAs-Verbundmaterial.

In der Fig. 5 ist eine konventionelle Struktur gezeigt, bei der zwischen einer GaAs-Schicht und einem Si-Substrat eine Übergitter-Grenzschicht liegt. Gemäß der Querschnittsdarstellung sind folgende Schichten in der Struktur vorhanden: Eine Si-Schicht, ein Übergitter und eine GaAs-Schicht. Genauer gesagt ist auf einem Si-Substrat 1 ein Übergitter 3 gebildet. Das Übergitter 3 besteht wechselweise aus dünnen Schichten aus unterschiedlichen Halbleitermaterialien, beispielsweise aus

AlGaAs-Schichten oder aus InGaAs-Schichten, zwischen denen GaAs-Schichten liegen. Auf dem Übergitter 3 befindet sich eine GaAs-Schicht 2, wobei die so erhaltene Struktur bei hoher Temperatur getempert wird.

Die genannte Struktur aus Si : Übergitter : GaAs wird dazu benutzt, um GaAs- und Si-Halbleitereinrichtungen auf derselben Substratstruktur erzeugen zu können. Hierdurch lassen sich integrierte Schaltungen herstellen, die eine höhere Geschwindigkeit aufweisen, jedoch im wesentlichen dieselbe Integrationsdichte wie Si-Einrichtungen besitzen. Auch läßt sich eine GaAs-Solarzelle mit geringem Gewicht herstellen. Jedoch weist, wie oben bereits beschrieben, die Defektdichte im GaAs-Substrat einen Wert von etwa  $10^6 \text{ cm}^{-2}$  auf, der noch zu groß ist. Dieser Wert sollte bei  $10^4 \text{ cm}^{-2}$  oder bei  $10^3 \text{ cm}^{-2}$  liegen. Es ist daher erforderlich, die Defektdichte in diesen Strukturen noch weiter zu reduzieren.

Der Erfindung liegt die Aufgabe zugrunde, eine Substratstruktur zu schaffen, die eine reduzierte Anzahl von Defekten in einem Halbleiterfilm eines ersten Typs aufweist, der auf einem Halbleitersubstrat eines zweiten Typs aufgewachsen ist.

Darüber hinaus ist es Ziel der Erfindung, Halbleitereinrichtungen zu schaffen, die auf einem wenige Defekte aufweisenden Halbleiterfilm gebildet sind, der auf einem Übergitter gewachsen ist, welches seinerseits auf einem Halbleitersubstrat des zweiten Typs liegt.

Genauer gesagt soll es möglich sein, Halbleitereinrichtungen auf einem Halbleiterfilm und auf einem Siliciumsubstrat bilden zu können, und zwar unter Entfernung jeweils des darunterliegenden Siliciumsubstrats bzw. des Halbleiterfilms.

Vorrichtungsseitige Lösungen der gestellten Aufgaben sind in den kennzeichnenden Teilen der nebengeordneten Patentansprüche 1 und 12 angegeben. Dagegen findet sich die verfahrensseitige Lösung im kennzeichnenden Teil des Patentanspruchs 17. Vorteilhafte Ausgestaltungen der Erfindung sind in den jeweils nachfolgenden Unteransprüchen gekennzeichnet.

In Übereinstimmung mit der Erfindung wächst zunächst auf einem ersten Halbleitersubstrat ein Übergitter auf. Danach wird durch einen Aufwachsvorgang auf dem Übergitter ein zweiter Halbleiterfilm erzeugt.

Halbletereinrichtungen können auf dem Halbleiterfilm gebildet werden, und zwar bei gleichzeitiger Entfernung des darunter liegenden Substrats, um mechanische Spannungen im Halbleiterfilm zu verringern bzw. abzubauen. Ferner lassen sich Halbletereinrichtungen auch auf dem Halbleitersubstrat bilden, wozu der obenliegende Halbleiterfilm und das Übergitter abgetragen werden. Innerhalb des Halbleitersubstrats kann sich eine Isolationsschicht befinden. Sie dient zur Verringerung von Leckströmen. Die durch Entfernung des Halbleitersubstrats erhaltene Ausnehmung kann beschichtet werden, um die thermische Leitfähigkeit der Halbleitereinrichtungen auf dem Halbleiterfilm zu verbessern.

Diese Beschichtung dient im wesentlichen zur Wärmeableitung und zur Stabilitätserhöhung des Substrats, um den Stabilitätsverlust infolge der gebildeten Ausnehmung auszugleichen. Ein weiterer Halbleiterfilm läßt sich auch in der Ausnehmung des Substrats und ebenfalls auf dem Übergitter liegend bilden, so daß auf beiden Seiten der Struktur Halbleiterfilm-Halbletereinrichtungen erhalten werden.

Die Erfindung wird nachfolgend unter Bezugnahme auf die Zeichnung näher beschrieben. Es zeigen:

Fig. 1(a) bis 1(f) Hauptprozeßschritte eines Verfah-

rens zur Herstellung einer Halbleitereinrichtung nach einem ersten Ausführungsbeispiel der Erfindung.

Fig. 2(a) bis 2(f) Hauptprozeßschritte eines Verfahrens zur Herstellung einer Halbleitereinrichtung nach einem zweiten Ausführungsbeispiel der Erfindung,

Fig. 3(a) bis 3(c) Hauptprozeßschritte eines Verfahrens zur Herstellung einer Halbletereinrichtung nach einem dritten Ausführungsbeispiel der Erfindung,

Fig. 4(a) bis 4(c) Hauptprozeßschritte eines Verfahrens zur Herstellung einer Halbletereinrichtung nach einem vierten Ausführungsbeispiel der Erfindung, und

Fig. 5 einen Querschnitt durch eine herkömmliche Heteroepitaxiestruktur.

Im nachfolgenden werden bevorzugte Ausführungsbeispiele der Erfindung im einzelnen erläutert, wobei die Erfindung auf diese Ausführungsbeispiele allerdings nicht beschränkt ist.

Die Fig. 1(a) bis 1(f) zeigen Hauptschritte eines Verfahrens zur Herstellung einer Halbletereinrichtung nach einem ersten Ausführungsbeispiel der Erfindung. Ein Si-Substrat 1 trägt eine darauf aufgebrachte Si-Epitaxieschicht 4, und zwar gemäß Fig. 1(a). Ein Übergitter 3 liegt auf der Schicht 4, wobei das Übergitter aus abwechselnd aufgebrachten Schichten aus GaAs und Schichten aus AlGaAs, aus Schichten aus GaAs und Schichten aus InGaAs oder aus Schichten aus GaAs und Schichten aus ZnTe besteht. Die Materialien und Materialdicken des Übergitters sind so gewählt, daß Spannungszustände ausgeglichen werden, die sich sonst aufgrund der Kristallfehlpassung zwischen der GaAs- und der Siliciumschicht ergeben würden. In Übereinstimmung mit der Erfindung erlaubt das Übergitter die Herstellung von Halbletereinrichtungen auf diesen fehlangepaßten Kristallgittern, wie nachfolgend beschrieben wird. Eine erste nichtdotierte GaAs-Schicht 5 wird auf das Übergitter 3 niedergeschlagen, wobei anschließend auf diese Schicht 5 eine GaAs-Schicht 6 vom n-Typ niedergeschlagen wird. Die Schichten 3, 5 und 6 lassen sich mit Hilfe der MBE- oder der MOCVD-Technik herstellen. Die Struktur wird dann bei hoher Temperatur getempert bzw. geglättet.

Entsprechend der Fig. 1(b) wird ein Bereich 7 entfernt, und zwar aus der Struktur, die das Substrat 1 und die Schicht 4 enthält. Der Bereich 7 kann z. B. durch Wegätzen nur der Si-enthaltenden Schichten gebildet werden, und zwar unter Verwendung eines Ätzmittels, das z. B. Fluorsäure (fluoric acid) sein kann, welches Silicium abätzt, jedoch nicht GaAs. Die Spannung in den GaAs-Schichten 5 und 6 wird durch Fehlpassung zwischen den Si-Schichten 1, 4 und den GaAs-Schichten hervorgerufen. Eine Beseitigung der Si-Schichten 1, 4 führt zu einer Entspannung des Übergitters 3, so daß Spannungszustände in den Teilen der GaAs-Schichten 5 und 6 beseitigt werden, die oberhalb des entfernten Bereichs 7 liegen.

Entsprechend der Fig. 1(c) wird sodann eine Schutzschicht 8 gebildet, die z. B. aus SiO<sub>2</sub>, aus SiN oder aus SiO<sub>2</sub>/SiN besteht. Diese Schutzschicht 8 wird auf die gesamte Oberfläche der oberen Schicht 6 niedergeschlagen. Wie die Fig. 1(d) zeigt, werden anschließend Si-Halbletereinrichtungen oder -elemente 9 auf einem Teil 4' der Si-Schicht 4 erzeugt, und zwar nach Beseitigung der Schutzschicht 8 und der GaAs-Schichten 5, 6 in diesem Teil 4'.

Nach Bildung der Si-Halbletereinrichtungen 9 wird entsprechend Fig. 1(e) ein zweiter Schutzfilm 8' auf den Teil 4' und auf die verbleibende Schicht 8 niedergeschlagen. Der Schutzfilm 8' auf der verbleibenden Schicht 8

ist nicht dargestellt. Der Film 8' und die Schicht 8 können gleich sein. Die verbleibende Schicht 8 wird dann selektiv geätzt, um auf diese Weise GaAs-Halbletereinrichtungen 10 auf der freiliegenden Schicht 6 zu erzeugen, falls dies gewünscht ist, insbesondere oberhalb des Bereichs 7. Die GaAs-Halbletereinrichtungen 10 können elektronische oder photoelektronische Hochgeschwindigkeits-Halbletereinrichtungen sein. Sodann wird gemäß Fig. 1(f) der Bereich oberhalb der Halbletereinrichtungen 9 geätzt, um Öffnungen 17 zu erhalten, die zum Verbunden der Halbletereinrichtungen 9 dienen.

Bei der Struktur nach Fig. 1(f) wird angenommen, daß das Verhältnis der Spitzenintensitäten der Photolumineszenz zwischen den spannungsbefreiten GaAs-Filmteilen 5, 6 oberhalb des Bereichs 7 und den Bereichen, in denen die Si-Schichten 1, 4 nicht entfernt sind, 5 zu 1 beträgt. Dies ergibt sich durch die Spannungsbeseitigung infolge der Entfernung der Si-Substratschichten im Bereich 7. Ein typischer GaAs-Feldeffekttransistor (FET) 10 mit einer Gatellänge von 0,5 µm und einer Gatebreite von 200 µm sollte dieselbe Steilheit bzw. wechselseitige Konduktanz (mutual conductance) in der Größenordnung von etwa 50 mS aufweisen, wie ein konventioneller GaAs-FET, der durch Aufwachsen auf ein GaAs-Substrat erhalten wird.

Im obigen Ausführungsbeispiel werden die Kristalldefekte in den GaAs-Schichten 5, 6, die durch unterschiedliche Gitterkonstanten und thermische Ausdehnungskoeffizienten hervorgerufen werden, dadurch reduziert, daß die Si-Schichten 1, 4 im Bereich 7 entfernt werden. Hierdurch lassen sich GaAs-Halbletereinrichtungen 10 in dem Bereich der Schicht 6 bilden, der oberhalb des Bereichs 7 liegt. Andererseits können Si-Halbletereinrichtungen 9 auf dem Si-Substrat erzeugt werden, die die für den praktischen Gebrauch üblichen Eigenschaften aufweisen. Die nach der Erfindung erzeugten Strukturen können mit hoher Integrationsdichte hergestellte Hochgeschwindigkeits-Halbletereinrichtungen 10 und Halbletereinrichtungen 9 mit großer Speicherkapazität enthalten.

Wird die Schicht 4 zur späteren Bildung der Halbletereinrichtungen 9 durch Ionenimplantation erzeugt, so werden die Schichten 1 und 4 getempert bzw. geglättet, und zwar bevor die GaAs-Schichten epitaktisch aufwachsen. Die GaAs-Schichten 5, 6 können durch eine Schicht oder durch Schichten ersetzt werden, um Solarzellen oder Laserdioden zu bilden.

Da beim ersten Ausführungsbeispiel das Si über keinen hinreichend hohen spezifischen Widerstand verfügt, kann ein kleiner Leckstrom zwischen den Halbletereinrichtungen 9 und 10 und dem Si-Substrat 1 auftreten. Die Fig. 2(a) bis 2(f) zeigen eine Möglichkeit zur Lösung des Leckstromproblems, wobei in diesen Figuren Querschnitte eines zweiten Ausführungsbeispiels der Erfindung dargestellt sind.

Die Herstellungsschritte und Strukturen beim zweiten Ausführungsbeispiel sind im wesentlichen identisch mit denjenigen des ersten Ausführungsbeispiels, so daß gleiche Bezugssymbole für gleiche Elemente verwendet werden. Zur Verhinderung eines möglichen Leckstroms wird auf dem Substrat 1 vor Niederschlagung der Schicht 4 eine Isolationsschicht 16 gebildet. Die Isolationsschicht 16 besteht vorzugsweise aus einem Material, dessen Gitter zu dem des Siliciums paßt, so daß durch die Schicht 16 keine zusätzlichen Defekte zur Struktur hinzugefügt werden. Die Schicht 16 kann beispielsweise aus CaF<sub>2</sub>, aus SrF<sub>2</sub> oder aus einem Saphir bestehen.

Die Fig. 3(a) bis 3(c) zeigen ein drittes Ausführungsbeispiel der Erfindung, bei dem ein Wärmeschutz (heat relief) für die GaAs-Halbleitereinrichtungen vorhanden ist. Die Struktur weist im wesentlichen denselben Aufbau wie diejenige nach dem ersten Ausführungsbeispiel der Erfindung auf. Im vorliegenden dritten Ausführungsbeispiel wird jedoch eine Schicht 11 im weggeätzten Bereich 7 niedergeschlagen, so daß die Begrenzungsfächen dieses Bereichs 7 mit der Schicht 11 bedeckt sind. Diese Schicht 11 ist wärmeleitend und verstärkt darüber hinaus die strukturelle Festigkeit des weggeätzten Bereichs 7. Beispielsweise kann die Schicht 11 eine Goldplattierungsschicht sein. Auf der Schicht 6 kann ein GaAs-Transistor liegen, der eine Sourceelektrode 12, eine Gateelektrode 13 und eine Drainelektrode 14 aufweist. Die Schicht 11 trägt dazu bei, Wärme von diesem Transistor abzuleiten.

Der entfernte Bereich 7 kann auch dazu verwendet werden, zusätzliche GaAs-Schichten 5', 6' auf dem Übergitter 3 zu bilden, wie die Fig. 4(a) bis 4(c) zeigen. Zunächst wird also der Bereich 7 durch Entfernung der Schichten 1, 4 erzeugt. Dann werden die Schichten 5', 6' durch einen Aufwachsvorgang auf dem freiliegenden Übergitter 3 hergestellt. Zusätzliche GaAs-Halbleitereinrichtungen können dann auf der Schicht 6' gebildet werden, beispielsweise ein zweiter FET mit einer Sourceelektrode 12', einer Gateelektrode 13' und einer Drainelektrode 14'. Diese können jeweils mit den entsprechenden Elektroden 12, 13 und 14 über entsprechende Kanäle 15 bzw. Leitungswege verbunden sein, die in irgendeiner gewünschten Folge oder in anderer geeigneter Weise in der Struktur gebildet worden sind.

Entsprechend dem vierten Ausführungsbeispiel der Erfindung nach den Fig. 4(a) bis 4(c) wird eine Struktur erhalten, bei der sich doppelt so viele GaAs-Elemente, bezogen auf denselben Bereich 7, herstellen lassen. Durch geeignetes Aufwachsen der GaAs-Schicht oder -Schichten können darüber hinaus andere Halbleitereinrichtungen, wie z. B. Laserdioden, Solarzellen oder Peltierelemente erzeugt werden.

Im Zusammenhang mit dem dritten und vierten Ausführungsbeispiel der Erfindung wurden nur GaAs-Halbleitereinrichtungen oder -elemente erwähnt. Selbstverständlich lassen sich zusätzlich auch Si-Halbleitereinrichtungen wie beim ersten Ausführungsbeispiel herstellen. Darüber hinaus ist es nicht unbedingt erforderlich, GaAs auf Si zu verwenden, wie in den vorangegangenen Ausführungsbeispielen erwähnt worden ist. Es lassen sich auch andere Halbleitermaterialien einsetzen, die unterschiedliche Gitterkonstanten aufweisen, z. B. InP und GaAs oder  $In_xGa_{(1-x)}As$  (wobei  $x$  ungleich 0,53 ist) und GaAs.

In Übereinstimmung mit der Erfindung kommen zur Herstellung von Halbleiterstrukturen zwei unterschiedliche Halbleitermaterialien zum Einsatz, die durch ein Übergitter voneinander getrennt sind. Die Strukturen lassen sich so bearbeiten, daß Halbleitereinrichtungen auf jeweils einem der beiden Halbleitermaterialien gebildet werden können. Das jeweils andere Halbleitermaterial wird entfernt. Auf diese Weise lassen sich GaAs- oder andere Halbleitereinrichtungen mit weniger Defekten als beim Stand der Technik herstellen, und zwar durch selektive Entfernung des Halbleitermaterials des jeweils anderen Typs an Stellen, an denen die Halbleitereinrichtungen erzeugt werden sollen. Die jeweils durch Materialbeseitigung erhaltenen Bereiche können zusätzliches Halbleitermaterial aufnehmen, um auf diese Weise zusätzliche Einrichtungen bilden zu

können. Diese Bereiche können aber auch durch Material bedeckt werden, um eine zusätzliche Festigkeit und/oder Wärmeübertragungsmöglichkeit zu erhalten.

Eine die Erfindung verwendende Halbleitereinrichtung ist ungewöhnlich, da sie mit Hilfe zweier Technologien hergestellt wird, z. B. mit Hilfe der GaAs-Technologie und der Si-Technologie. Sie weist darüber hinaus ein ungewöhnliches Aussehen auf, da zwei "Pegel" existieren, von denen der eine den Siliciumelementen und der andere den GaAs-Elementen zugeordnet ist. Diese Pegel befinden sich natürlich auf demselben Halbleitersubstrat bzw. schließen aneinander an. Jedoch ist die Grenzfläche ein Materialgewebe (aus beiden Kristallstrukturen), das Öffnungen (in einer der Kristallstrukturen) umgibt, in denen ein Halbleiterelement gebildet ist. Im Falle eines Siliciumhalbleiterelements befindet sich dieses Element direkt auf dem Siliciumsubstrat, jedoch ist das Siliciumelement von einer Öffnung (Apertur) umgeben, um es mit der verbleibenden GaAs-Struktur zu verbinden. Im Falle eines GaAs-Elements ist in ähnlicher Weise das Siliciumhalbleitersubstrat im Bereich des GaAs-Elements entfernt, jedoch besitzt ein Bereich, der das GaAs umgibt, eine Grenzfläche, die das GaAs und das Silicium enthält, wobei beide über das Übergitter miteinander verbunden sind. Nach der Erfindung wird also eine Halbleitereinrichtung erhalten, die in zwei Schichten unterteilt ist. Beide Schichten weisen unterschiedliche Gitterkonstanten auf, bestehen also z. B. jeweils aus Silicium und GaAs. Wird eine Einrichtung auf dem einen Kristalltyp gebildet, so wird das Material des anderen Kristalltyps in diesem Bereich entfernt. Im Falle einer GaAs-Einrichtung ist also das Silicium entfernt, während im Falle einer Si-Einrichtung das GaAs entfernt ist. Beide Strukturen sind aber an Grenzflächen miteinander verbunden, die das anpassende Übergitter enthalten. Diese Grenzflächen umgeben jeweils die Halbletereinrichtungen, wobei im Bereich der Grenzflächen die Schichtstruktur mit den beiden Kristallgittertypen vorhanden ist. Die vollständige Schichtstruktur befindet sich aber nur in den Bereichen zwischen den jeweiligen Halbletereinrichtungen. Im Ergebnis entstehen also die einzelnen Halbletereinrichtungen jeweils auf dem zu ihnen gehörenden Kristalltyp, sind aber über die genannte Grenzfläche mit dem jeweils anderen Kristalltyp verbunden.

#### Patentansprüche

1. Halbleiterstruktur, gekennzeichnet durch
  - ein erstes Halbleitersubstrat (1, 4),
  - ein Übergitter (3) auf dem ersten Halbleitersubstrat (1, 4),
  - einen zweiten Halbleiter (5, 6) auf dem Übergitter (3), wobei die Gitterkonstante des zweiten Halbleiters (5, 6) von der des ersten Halbleitersubstrats (1, 4) verschieden ist,
  - wenigstens einen ausgenommenen Bereich (7) im ersten Halbleitersubstrat (1, 4) zur Freilegung einer Fläche des Übergitters (3), und
  - wenigstens eine Halbletereinrichtung (10) auf dem zweiten Halbleiter (5, 6) oberhalb des ausgenommenen Bereichs (7).
2. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß wenigstens ein Bereich des zweiten Halbleiters (5, 6) und des darunter liegenden Übergitters (3) in diesem Bereich entfernt sind, um eine Fläche (4') des ersten Halbleitersubstrats (1, 4) freizulegen, und daß wenigstens eine Halbletereinrich-

richtung auf der so freigelegten Fläche (4') des Halbleitersubstrats (1, 4) gebildet ist.

3. Halbleiterstruktur nach Anspruch 2, dadurch gekennzeichnet, daß Zwischenbereiche zwischen dem einen Bereich des ersten Halbleitersubstrats (1, 4) und dem ein n Bereich des zweiten Halbleiters (5, 6) gebildet sind, und daß diese Zwischenverbündungsbereiche das Übergitter (3) enthalten, das die zweiten Halbleiter mit dem ersten Halbleitersubstrat in Bereichen verbindet, die außerhalb der gebildeten Halbleitereinrichtungen liegen.

4. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß das erste Halbleitersubstrat (1, 4) aus Silicium besteht und daß der zweite Halbleiter (5, 6) aus GaAs besteht.

5. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß das erste Halbleitersubstrat (1, 4) ein Siliciumsubstrat (1) aufweist, auf dem sich eine Isolationsschicht (16) befindet, deren Kristallgitter im wesentlichen zum Kristallgitter des Siliciumsubstrats (1) paßt, und daß sich auf der Isolationsschicht (16) eine Siliciumepitaxieschicht (4) befindet.

6. Halbleiterstruktur nach Anspruch 5, dadurch gekennzeichnet, daß die Isolationsschicht (16) aus CaF<sub>2</sub> besteht.

7. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß die Halbleitereinrichtung eine Solarzelle ist.

8. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß die Halbleitereinrichtung ein Feldeffekttransistor ist.

9. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß der zweite Halbleiter (5, 6) eine Laserdiode ist.

10. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß der freigelegte Bereich des Halbleitersubstrats (1, 4) und des Übergitters (3) mit einer Wärmeübertragungs- und Verstärkungsschicht (11) bedeckt ist.

11. Halbleiterstruktur nach Anspruch 1, dadurch gekennzeichnet, daß eine zweite Halbleiterschicht (5', 6') auf dem freigelegten Übergitter (3) gebildet ist, und daß diese zweite Halbleiterschicht wenigstens eine Halbleitereinrichtung (12', 13', 14') trägt.

12. Halbleiterstruktur, gekennzeichnet durch

- ein erstes Halbleitersubstrat (1, 4),
- ein Übergitter (3) auf dem ersten Halbleitersubstrat (1, 4),
- einen zweiten Halbleiter (5, 6) auf dem Übergitter (3), wobei der zweite Halbleiter (5, 6) eine Gitterkonstante aufweist, die von der des ersten Halbleitersubstrats (1, 4) verschieden ist,
- wenigstens einen ausgenommenen Bereich (7) im ersten Halbleitersubstrat (1, 4) zur Freilegung eines Bereichs des Übergitters (3),
- wenigstens eine Halbleitereinrichtung (10) auf dem zweiten Halbleiter (5, 6) oberhalb des ausgenommenen Bereichs (7),
- wenigstens einen ausgenommenen Bereich (4') im zweiten Halbleiter (5, 6) sowie darunter im Übergitter (3) zum Freilegen eines Bereichs des ersten Halbleitersubstrats (1, 4),
- wenigstens eine Halbleitereinrichtung (9) auf dem freigelegten Bereich des ersten Halbleitersubstrats (1, 4), und dadurch, daß
- das erste Halbleitersubstrat (1, 4) aus Silici-

um und der zweite Halbleiter (5, 6) aus GaAs bestehen.

13. Halbleiterstruktur nach Anspruch 12, dadurch gekennzeichnet, daß das erste Halbleitersubstrat (1, 4) ein Siliciumsubstrat (1) aufweist, auf dem eine Isolationsschicht (16) gebildet ist, dessen Kristallgitter im wesentlichen zum Kristallgitter des Siliciumsubstrats (1) paßt, und daß sich auf der Isolationsschicht (16) eine Siliciumepitaxieschicht (4) befindet.

14. Halbleiterstruktur nach Anspruch 13, dadurch gekennzeichnet, daß die Isolationsschicht (16) aus CaF<sub>2</sub> hergestellt ist.

15. Halbleiterstruktur nach Anspruch 12, dadurch gekennzeichnet, daß der freigelegte Bereich des ersten Halbleitersubstrats (1, 4) und des Übergitters (3) mit einer Wärmeübertragungs- und Verstärkungsschicht (11) bedeckt ist.

16. Halbleiterstruktur nach Anspruch 12, dadurch gekennzeichnet, daß eine weitere zweite Halbleiterschicht (5', 6') auf dem freigelegten Übergitter (3) angeordnet ist, und daß diese weitere zweite Halbleiterschicht wenigstens eine Halbleitereinrichtung (12', 13', 14') trägt.

17. Verfahren zur Herstellung einer Halbleiterstruktur, gekennzeichnet durch folgende Schritte:

- Bildung eines ersten Halbleitersubstrats (1, 4),
- Bildung eines Übergitters (3) auf dem ersten Halbleitersubstrat (1, 4),
- Bildung eines zweiten Halbleiters (5, 6) auf dem Übergitter (3), wobei der zweite Halbleiter (5, 6) eine Gitterkonstante aufweist, die von der des ersten Halbleitersubstrats (1, 4) verschieden ist,
- Wegätzen wenigstens eines Bereichs (7) im ersten Halbleitersubstrat (1, 4) zur Freilegung eines Bereichs des Übergitters (3), und
- Bildung wenigstens einer Halbleitereinrichtung (10) auf dem zweiten Halbleiter (5, 6) oberhalb des freigelegten Bereichs (7).

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß der zweite Halbleiter (5, 6) durch ein Molekularstrahl-Epitaxieverfahren oder durch ein metallorganisches Chemical-Vapor-Depositionsverfahren hergestellt wird.

19. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß Ionen in das erste Halbleitersubstrat implantiert werden, und zwar vor Bildung des Übergitters (3).

20. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß wenigstens ein Bereich des zweiten Halbleiters (5, 6) und das unter diesem Bereich liegende Übergitter (3) weggeätzt werden, um einen Bereich (4') des ersten Halbleitersubstrats (1, 4) freizulegen, und daß wenigstens eine Halbleitereinrichtung (9) auf dem freigelegten ersten Halbleitersubstrat (1, 4) gebildet wird.

21. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß zur Bildung des ersten Halbleitersubstrats ein Silicium-Halbleitersubstrat (1) hergestellt wird, auf dem eine Isolationsschicht (16) angeordnet wird, deren Kristallgitter im wesentlichen dem Kristallgitter des Silicium-Halbleitersubstrats (1) gleicht, und daß anschließend auf der Isolationsschicht (16) eine Siliciumepitaxieschicht (4) erzeugt wird.

22. Verfahren nach Anspruch 21, dadurch gekenn-

9

DE 39 32 277 A1

10

zeichnet, daß die Isolationsschicht (16) aus  $\text{CaF}_2$  hergestellt wird.

23. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß das erste Halbleitersubstrat (1, 4) aus Silicium und der zweite Halbleiter (5, 6) aus  $\text{GaAs}$  hergestellt werden.

24. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß auf den freigelegten Bereich des ersten Halbleitersubstrats und des Übergitters (3) eine Wärmeübertragungs- und Verstärkungsschicht (11) aufgebracht wird.

25. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß auf dem freigelegten Übergitter (3) eine weitere zweite Halbleiterschicht (5', 6') erzeugt wird, und daß darauf wenigstens eine Halbleitereinrichtung (12', 13', 14') gebildet wird.

Hierzu 4 Seite(n) Zeichnungen

20

25

30

35

40

45

50

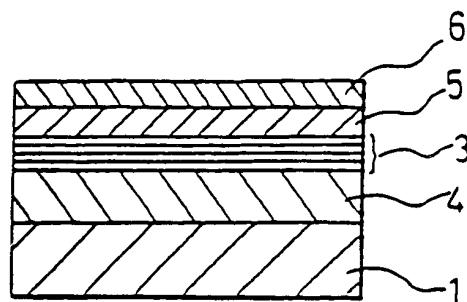
55

60

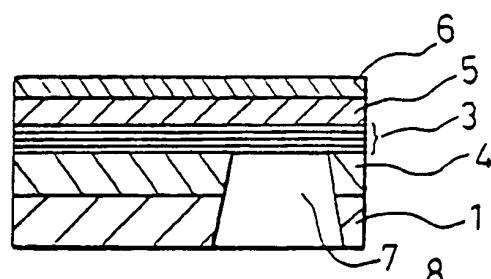
65

## F I G . 1.

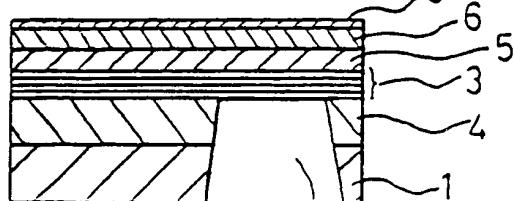
(a)



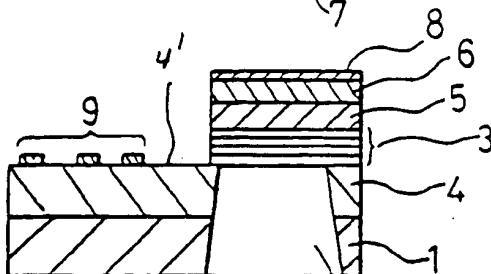
(b)



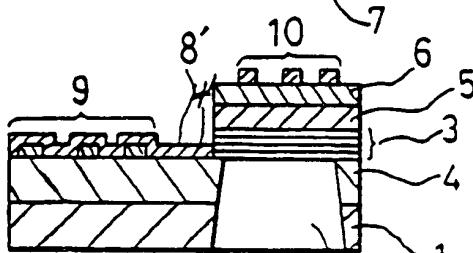
(c)



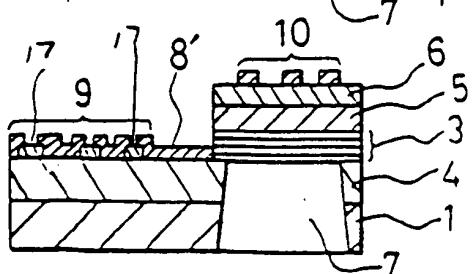
(d)



(e)

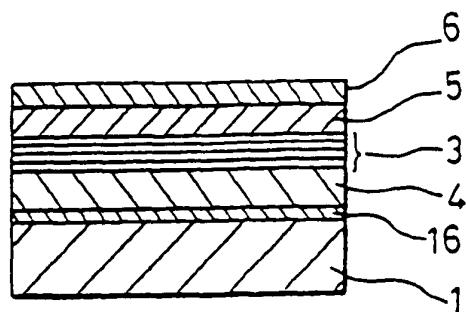


(f)

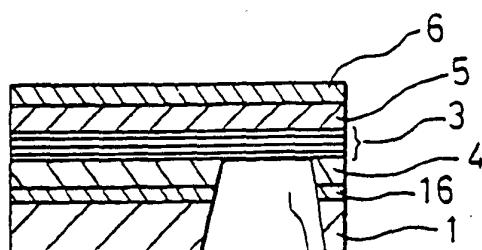


F I G . 2.

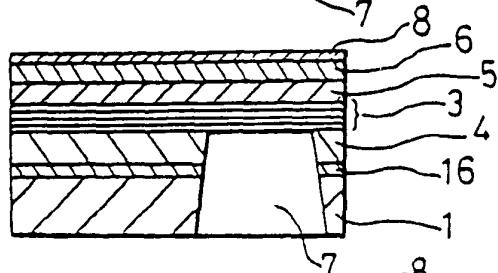
(a)



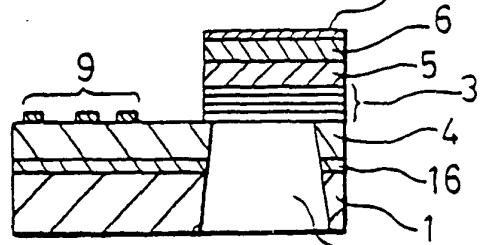
(b)



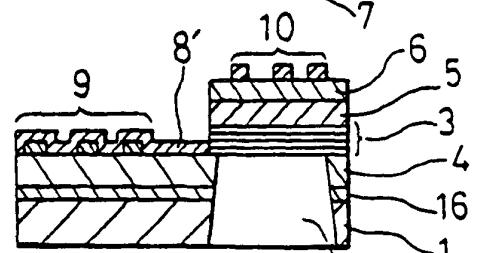
(c)



(d)



(e)



(f)

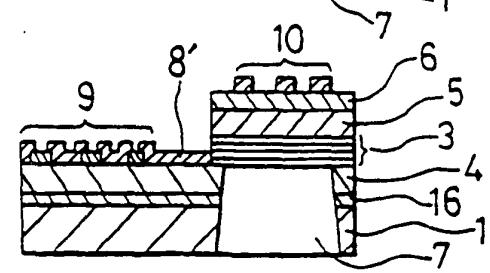


FIG. 3.

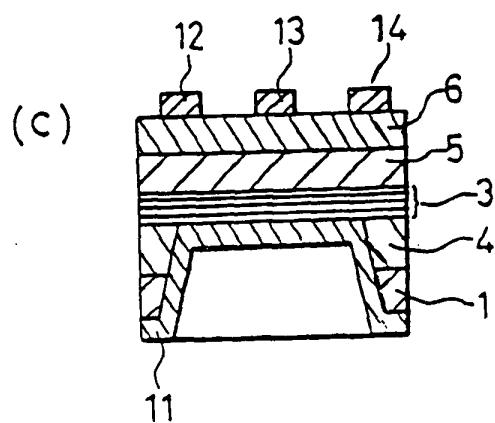
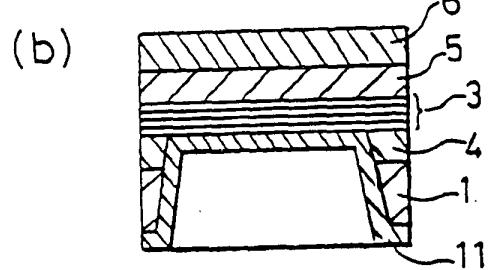
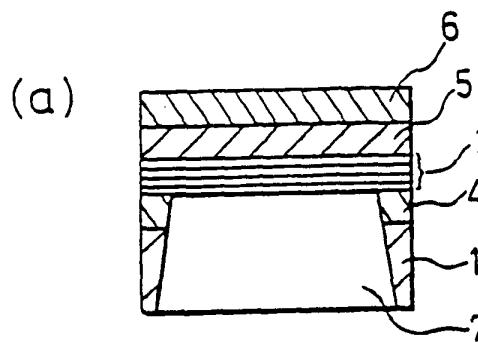


FIG. 4.

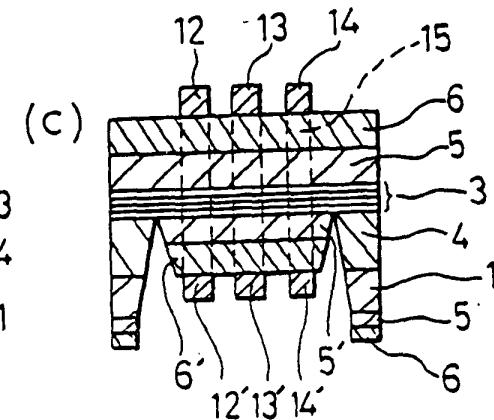
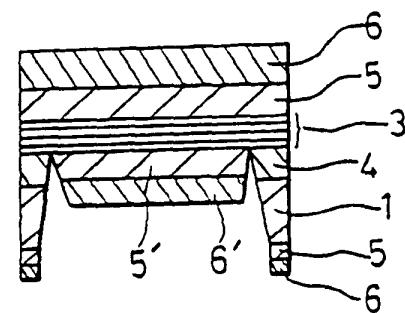
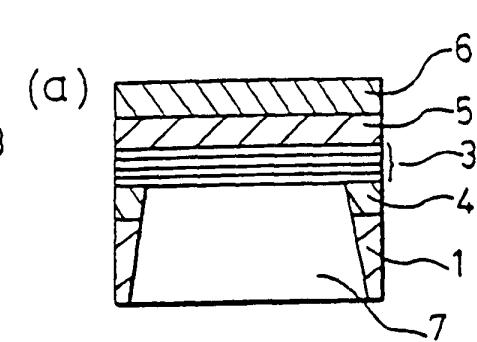


FIG. 5. (STAND DER TECHNIK)

